

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2000312199 A

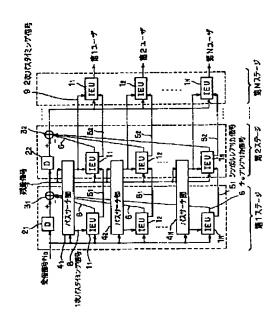
(43) Date of publication of application: 07.11.00

(54) MULTI-STAGE INTERFERENCE CANCELLER

(57) Abstract:

PROBLEM TO BE SOLVED: To enhance reception performance by detecting an accurate path timing, eve with respect to a user signal whose reception electric field strength is weak.

SOLUTION: Path search sections 41-4N output a path timing obtained by path-searching a received signal ri as a primary path timing signal 8, interference estimat units IEUs 11-1N in a 1st stage apply inverse spread processing or the like to the received signal rin on th basis of the primary path timing signal 8, so as t produce a symbol replica signal 51 and a tip replic signal 6, and a sbutractor 31 subtracts a sum of th chip replica signals 6 from the received signal rin to obtain a residual signal 7. The path search sections 41-4N use the residual signal 7 to conduct path searching again and output a timing of a path, whose time difference is within the range of a threshold wit respect to a path with a deteriorated SIR as a secondary path timing signal 9. IEUs 11-1N of 2nd and succeedin stages use the secondary path timing signal 9 to conduc processing, such as inverse spread processing.



COPYRIGHT: (C)2000, JPO

(51) Int. CI

H04J 13/04 H04B 1/10

(21) Application number: 11120520

1120520

(22) Date of filing: 27.04.99

(71) Applicant:

NEC CORP

(72) Inventor:

ISHII TATSUYA



(11)Publication number:

2000-312199

(43) Date of publication of application: 07.11.2000

(51)Int.CI.

H04J 13/04 H04B 1/10

(21)Application number: 11-120520

(71)Applicant : NEC CORP

(22)Date of filing:

27.04.1999

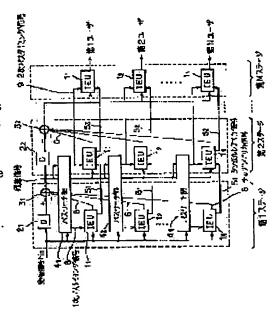
(72)Inventor: ISHII TATSUYA

(54) MULTI-STAGE INTERFERENCE CANCELLER

(57)Abstract:

PROBLEM TO BE SOLVED: To enhance reception performance by detecting an accurate path timing, even with respect to a user signal whose reception electric field strength is weak.

SOLUTION: Path search sections 41-4N output a path timing obtained by path-searching a received signal rin as a primary path timing signal 8, interference estimate units IEUs 11-1N in a 1st stage apply inverse spread processing or the like to the received signal rin on the basis of the primary path timing signal 8, so as to produce a symbol replica signal 51 and a tip replica signal 6, and a sbutractor 31 subtracts a sum of the chip replica signals 6 from the received signal rin to obtain a residual signal 7. The path search sections 41-4N use the residual signal 7 to conduct path searching again and output a timing of a path, whose time difference is within the range of a threshold with respect to a path with a deteriorated SIR as a secondary path timing signal 9. IEUs 11-1N of 2nd and succeeding stages use the secondary path timing signal 9 to conduct processing, such as inverse spread processing.



LEGAL STATUS

[Date of request for examination]

24.03.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号 特開2000-312199 (P2000-312199A)

(43)公開日 平成12年11月7日(2000.11.7)

(51) Int.Cl.7

證別記号

FΙ

テーマコード(参考)

H 0 4 J 13/04

H04B 1/10

H 0 4 J 13/00

G 5 K 0 2 2

H 0 4 B 1/10

L 5K052

審査請求 有 請求項の数6 OL (全 11 頁)

(21)出願番号

特願平11-120520

(22)出顧日

平成11年4月27日(1999.4.27)

(71)出顧人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 石井 達也

東京都港区芝五丁目7番1号 日本電気株

式会社内

(74)代理人 100088328

弁理士 金田 暢之 (外2名)

Fターム(参考) 5K022 EE02 EE35

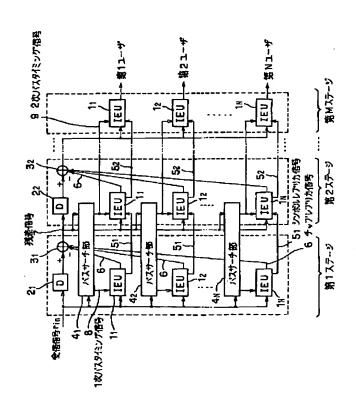
5K052 BB02 CC06 DD04 EE12 FF21

FF31 GC19 GG42

(54) 【発明の名称】 マルチステージ干渉キャンセラ

(57)【要約】

【課題】 受信電界の弱いユーザ信号に対しても正確な パスタイミングを検出して受信性能を向上する。



(2)

【特許請求の範囲】

【請求項1】 拡散変調された複数のユーザの信号が含まれている受信信号から前記各ユーザの信号を他のユーザの信号成分を除去して取り出すためのマルチステージ干渉キャンセラであって、

1次パスタイミングに基づいて、前記受信信号から当該 ユーザの信号成分と同じ信号であるシンボルレブリカ信 号と前記シンボルレブリカ信号を再度拡散した信号であ るチップレブリカリ信号とを生成している前記各ユーザ 毎に設けられた複数の第1の干渉推定ユニットと、前記 受信信号を一定時間遅延させてから出力している第1の 遅延器と、前記第1の遅延器から出力された前記受信信 号から前記各干渉推定ユニットからの各チップレブリカ 信号の和を減算して残差信号として出力している第1の 減算器とを有する第1のステージと、

前記受信信号を拡散符号を用いてパスサーチすることにより得られたパスタイミングを前記1次パスタイミングとし、前記第1のステージからの残差信号をパスサーチすることにより得られたパスタイミングをそのパスの仮の2次パスタイミングとし、前記1次パスタイミングのうち測定されたBIの1次パスタイミングの時間差が予め設定された闘値以下の場合に、前記仮の2次パスタイミングをそのパスの2次パスタイミングとし、それ以外のパスについては前記1次パスタイミングを2次パスタイミングとして出力する、前記各ユーザ毎に設けられた複数のパスサーチ部と、

前記2次パスタイミングに基づいて、前段のステージからの残差信号および前段のステージの前記第1の干渉推定ユニットにおいて生成されたシンボルレブリカ信号とから、当該ユーザの信号成分と同じ信号であるシンボルレブリカ信号と該シンボルレブリカ信号を再度拡散した信号であるチップレブリカリ信号とを生成している前記各ユーザ毎に設けられた複数の第2の干渉推定ユニットと、前段ステージからの残差信号を一定時間遅延させてから出力している第2の遅延器と、前記第2の遅延器から出力された残差信号から前記各干渉推定ユニットからの各チップレブリカ信号の和を減算して次段への新たな残差信号として出力している第2の減算器とを有する複数の第2のステージと、

前記2次パスタイミングに基づいて、前段のステージからの残差信号および前段のステージの前記第2の干渉推定ユニットにおいて生成されたシンボルレプリカ信号とから、当該ユーザの信号成分である当該ユーザの信号を生成している前記各ユーザ毎に設けられた複数の第3の干渉推定ユニットを有する第3のステージと、

から構成されているマルチステージ干渉キャンセラ。

【請求項2】 拡散変調された複数のユーザの信号が含まれている受信信号から前記各ユーザの信号を他のユー

ザの信号成分を除去して取り出すためのマルチステージ 干渉キャンセラであって、

1次パスタイミングに基づいて、前記受信信号から当該ユーザの信号成分と同じ信号であるシンボルレプリカ信号と前記シンボルレプリカ信号を再度拡散した信号であるチップレプリカリ信号とを生成している前記各ユーザ毎に設けられた複数の第1の干渉推定ユニットと、前記受信信号または入力された信号を一定時間遅延させてから出力している直列に接続された複数の第1の遅延器と、前記各第1の遅延器の後段に設けられていて、前段の第1の遅延器から出力された信号から前記各第1の干渉推定ユニットからの各チップレプリカ信号をそれぞれ減算して次段の第1の遅延器に出力している複数の第1の減算器とを有する第1のステージと、

前記受信信号を拡散符号を用いてパスサーチすることにより得られたパスタイミングを前記1次パスタイミングとし、前記第1のステージからの残差信号をパスサーチすることにより得られたパスタイミングをそのパスの仮の2次パスタイミングとし、前記1次パスタイミングのうち測定されたSIRが予め設定された闘値よりも低いパスが存在し、かつそのパスの1次パスタイミングと2次パスタイミングの時間差が予め設定された闘値以下の場合に、前記仮の2次パスタイミングをそのパスの2次パスタイミングとし、それ以外のパスについては前記1次パスタイミングを2次パスタイミングとして出力する、前記各ユーザ毎に設けられた複数のパスサーチ部と、

前記2次パスタイミングに基づいて、前段のステージに おける最後の第1の減算器から出力された信号である残 差信号および前段のステージの前記第1の干渉推定ユニ ットにおいて生成されたシンボルレプリカ信号とから、 当該ユーザの信号成分と同じ信号であるシンボルレプリ カ信号と該シンボルレプリカ信号を再度拡散した信号で あるチップレプリカリ信号とを生成している前記各ユー ザ毎に設けられた複数の第2の干渉推定ユニットと、前 記第1のステージからの残差信号または入力された信号 を一定時間遅延させてから出力している直列に接続され た複数の第2の遅延器と、前記各第2の遅延器の後段に 設けられていて、前段の第2の遅延器から出力された信 **号から前記各第2の干渉推定ユニットからの各チップレ** プリカ信号をそれぞれ減算して次段の第2の遅延器に出 力している複数の第2の減算器とを有する複数の第2の ステージと、

前記2次パスタイミングに基づいて、前段のステージにおける最後の第1の減算器から出力された信号である残差信号および前段のステージの前記各第2の干渉推定ユニットにおいて生成されたシンボルレブリカ信号とから、当該ユーザの信号成分である当該ユーザの信号を生成している前記各ユーザ毎に設けられた複数の第3の干渉推定ユニットを有する第3のステージと、

から構成されているマルチステージ干渉キャンセラ。

【請求項3】 前記各パスサーチ部が、

前記受信信号を入力してそれぞれのユーザに応じた拡散 符号を用いてパスサーチを行ない、得られたパスタイミ ングを1次パスタイミングとしている第1のパスタイミ ング検出部と、

前記残差信号を入力してそれぞれのユーザに応じた拡散 符号を用いてパスサーチを行ない、得られたパスタイミ ングを前記仮の2次パスタイミングとして出力している 第2のパスタイミング検出部と、

前記受信信号における各パス毎のSIRの測定を行なっているSIR測定部と、

前記第1のパスタイミング検出部において得られた前記 1次パスタイミングのうちから、前記SIR測定部により測定されたSIRが予め設定されたSIR関値より低いパスを選択し、該パスのパスタイミングと前記仮の2次パスタイミングとの時間差が修正時間差関値以下のものを検索し、もし存在すれば前記仮のパスタイミングを前記2次パスタイミングとして出力し、それ以外のパスについては、前記1次パスタイミングをそのまま前記2次パスタイミングとして出力するパスタイミング選択部とから構成される請求項1または2記載のマルチステージ干渉キャンセラ。

【請求項4】 前記各第1の干渉推定ユニットが、 前記1次パスタイミングに基づいて前記受信信号から、 各パス・ブランチ毎に逆拡散と、伝送路推定を行なって いる複数の逆拡散・伝送路推定部と、

前記各逆拡散・伝送路推定部からの信号をレイク合成およびダイバーシティ合成して、1つの信号として出力しているレイク・ダイバーシティ合成部と、

前記レイク・ダイバーシティ合成部からの信号に基づい て前記シンボルレプリカ信号を生成して次ステージの前 記第2の干渉推定ユニットに出力しているシンボルレプ リカ生成部と、

前記シンボルレブリカ生成部において生成された前記シンボルレブリカ信号を再拡散することにより前記チップレブリカ信号を生成して出力しているチップレブリカ生成部とから構成されている請求項1から3のいずれか1項記載のマルチステージ干渉キャンセラ。

【請求項5】 前記各第2の干渉推定ユニットが、 前記2次パスタイミングに基づいて前記残差信号から、 各パス・ブランチ毎に逆拡散と、前段のステージからの シンボルレブリカ信号の加算と、伝送路推定を行なって いる複数の逆拡散・伝送路推定部と、

前記各逆拡散・伝送路推定部からの信号をレイク合成およびダイバーシティ合成して、1つの信号として出力しているレイク・ダイバーシティ合成部と、

前記レイク・ダイバーシティ合成部からの信号に基づい て前記シンボルレブリカ信号を生成して次ステージの前 記第2の干渉推定ユニットに出力しているシンボルレブ リカ生成部と、

前記シンボルレプリカ生成部において生成された前記シンボルレプリカ信号を再拡散することにより前記チップレプリカ信号を生成して出力しているチップレプリカ生成部とから構成されている請求項1から4のいずれか1項記載のマルチステージ干渉キャンセラ。

【請求項6】 前記各第3の干渉推定ユニットが、 前記2次パスタイミングに基づいて前記残差信号から、 各パス・ブランチ毎に逆拡散と、前段のステージからの シンボルレブリカ信号の加算と、伝送路推定を行なって いる複数の逆拡散・伝送路推定部と、

前記各逆拡散・伝送路推定部からの信号をレイク合成およびダイバーシティ合成して、1つの信号として出力しているレイク・ダイバーシティ合成部と、

前記レイク・ダイバーシティ合成部からの信号に基づいて前記各ユーザの信号を出力しているシンボルレプリカ生成部とから構成されている請求項1から5のいずれか1項記載のマルチステージ干渉キャンセラ。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、CDMA(符号分割多元接続:Code Division Multiple Access)通信システムに関し、特に拡散変調された複数のユーザの信号が含まれている受信信号からそれぞれの各ユーザの信号を他のユーザの信号成分を除去して取り出すためのマルチステージ干渉キャンセラに関する。

[0002]

【従来の技術】近年、移動通信システムに用いられる通信方式として、干渉や妨害に強いCDMA通信方式が注目されている。このCDMA通信方式とは、送信側では送信したいユーザ信号をその数十から数百倍の伝送速度の拡散符号により拡散して送信し、受信側であるCDMA受信機ではその拡散符号と同一の拡散符号を用いて逆拡散を行うことにより元のユーザ信号を得る通信方式である。ここで、情報として伝達するユーザ信号をシンボルといい、拡散符号を構成している単位をチップという。

【0003】このようなCDMA受信機としては、1ユーザの信号のみを復調するシングルユーザ受信機が一般的に用いられるが、複数のユーザの信号を同時に復調するマルチユーザ受信機も用いられている。そして、このマルチユーザ受信機により複数ユーザの信号を同時に復調する場合に、通話品質を向上させることを目的としてマルチステージ干渉キャンセラが提案されている。

【0004】このマルチステージ干渉キャンセラとは、 複数のユーザの信号が含まれている受信信号をあるユー ザの拡散符号により復調する際に、そのユーザ以外の信 号成分と同じ信号であるシンボルレブリカ信号を生成 し、復調する前の受信信号から差し引くという動作を複 数回 (マルチステージ) 行うことにより他ユーザの干渉 の影響を低減する装置である。このマルチステージ干渉 キャンセラには、直列型及び並列型の2種類がある。

【0005】次に、図4を参照して従来の並列型のマルチステージ干渉キャンセラの構成を説明する。

【0006】この従来の並列型マルチステージ干渉キャンセラは、Mステージ、Nユーザの構成となっている。図4に示されるように、この従来の並列型マルチステージ干渉キャンセラは、 $M \times N$ 個(Mステージ $\times N$ ユーザ)のIEU(Interference Estimation Unit:干渉推定ユニット) $1_1 \sim 1_N$ と、(M-1)個の遅延器(D) $2_1 \sim 2_{M-1}$ と、(M-1)個の減算器 $3_1 \sim 3_{M-1}$ と、N個のパスサーチ部 $24_1 \sim 24_N$ によって構成されている。

【0007】遅延器 (D) $2_1 \sim 2_{M-1}$ は、受信信号 r_{in} または残差信号 7 を入力して、一定時間遅延させてから出力している。この遅延器 $2_1 \sim 2_{M-1}$ が、受信信号 r_{in} または残差信号 7 を遅延させる時間は、I EU $1_1 \sim 1_N$ がシンボルレプリカ信号 $5_1 \sim 5_{M-1}$ およびチップレプリカ信号 6 を生成するのに必要な時間である。

【0008】減算器 $3_1 \sim 3_{M-1}$ は、遅延器 $2_1 \sim 2_{M-1}$ から出力された受信信号 \mathbf{r}_{in} または残差信号7をから、各ステージにおけるチップレブリカ信号6の和を差し引いて(キャンセルして)次段への残差信号7として出力する。

【0009】図5に第1ステージにおけるI EU 1_1 の構成および入力信号を示し、図6に第2ステージにおけるI EU 1_1 の構成および入力信号を示す。I EU 1_1 ~I EU 1_N は設定されている拡散符号がそれぞれ第1~第N ユーザに対応したもであることが異なるのみで同様な動作を行うものである。このため、以下ではI EU 1_1 を用いてその構成および動作を説明する。

【0010】 $IEU1_1$ は、逆拡散・伝送路推定部 10_1 ~ 10_8 と、レイク・ダイバーシティ合成部 11 と、シンボルレプリカ生成部 12 と、チップレプリカ生成部 13 とから構成されている。ここでは、 IEU_1 ~ IEU_N は、2 プランチ× 4 パス構成であるものとして説明する。

【0011】第1ステージにおける $IEU1_1$ と、第2ステージにおける $IEU1_1$ は、入力される信号が異なるのみで基本的な構成は同じである。また、第Mステージにおける $IEU1_1$ は、シンボルレブリカ生成部12、チップレブリカ生成部13が削除されていること以外は、他のステージにおける $IEU1_1$ と同様な構成となっている。

【0012】逆拡散・伝送路推定部 10_1 ~ 10_8 は、パスタイミング信号 28によって示されるパスタイミングに基づいて、各パス・ブランチ毎に逆拡散、前段からのシンボルレブリカ信号の加算、伝送路推定を行なっている。

【0013】IEU11~1Nは、第1~第Nユーザの信号にそれぞれ対応していて、逆拡散・伝送路推定部101~108における逆拡散の際に用いられる拡散符号は、それぞれ対応しているユーザの拡散符号となっている。【0014】レイク・ダイバーシティ合成部11は、各逆拡散・伝送路推定部101~108からの信号をレイク合成およびダイバーシティ合成して、1つの信号として出力している。

【0015】シンボルレプリカ生成部12は、レイク・ダイバーシティ合成部11からの信号に基づいてシンボルレプリカ信号 5_1 を生成して次ステージの $IEU1_1$ に出力している。

【0016】チップレプリカ生成部13は、シンボルレプリカ生成部12において生成されたシンボルレプリカ信号 5_1 を再拡散することによりチップレプリカ信号6を生成して出力している。

【0017】上記で説明したような構成により、第1ステージにおける I EU 1_1 は、パスタイミング信号 2 8 に基づいて受信信号 r_{in} から、第2ステージへのシンボルレプリカ信号 5_1 と、チップレプリカ信号 6 を生成している。また、第2ステージにおける I EU 1_1 は、パスタイミング信号 2 8 に基づいて、残差信号 7 と第1ステージからのシンボルレプリカ信号 5_1 とから、第3ステージへのシンボルレプリカ信号 5_2 と、チップレプリカ信号 6 を生成している。

【0018】パスサーチ部 $24_1 \sim 24_N$ は、設定されている拡散符号がそれぞれ第 $1 \sim$ 第Nユーザに対応したもであることが異なるのみで同様な動作を行うものである。このため、パスサーチ部 24_1 のみの説明を行う。【0019】パスサーチ部 24_1 は、図7に示すようにパスタイミング検出部 14を有していて、パスタイミング検出部 14は受信信号 r_{in} を入力してそれぞれのユーザに応じた拡散符号を用いてパスサーチを行ない、得られたパスタイミングをパスタイミング信号 28として出力している。

【0020】次に、図4に示した従来のマルチステージ 干渉キャンセラの動作について説明する。

【0021】受信信号 r_{in} が入力されると、パスサーチ部 24_1 では、パスタイミング検出部 14により、第 1 ユーザに応じた拡散符号を用いてパスサーチを行ない、得られたパスタイミングをパスタイミング信号 28として出力する。第 1 ステージにおける $IEU1_1$ では、パスタイミング信号 28 によって示されるパスタイミングに基づいて、各パスブランチ毎に、受信信号 r_{in} を逆拡散し、さらに伝送路推定、レイク合成、ダイバーシティ合成を行ないシンボルレブリカ信号 5_1 、チップレブリカ信号 6 を生成する。

【0022】減算器 3_1 では、遅延器 2_1 からの受信信号 r_{in} から、各 $IEU1_1 \sim 1_N$ から出力されたチップレプリカ信号6の和を減算し残差信号7として第2ステージ

に出力している。

【0023】第2ステージにおける $IEU1_1$ では、パスタイミング信号 28によって示されるパスタイミングに基づいて、各パスブランチ毎に、残差信号 7を逆拡散し、逆拡散された残差信号 7に対してシンボルレブリカ信号 5_1 を加算し、さらに伝送路推定、レイク合成、ダイバーシティ合成を行ないシンボルレブリカ信号 5_2 、チップレブリカ信号 6を生成する。

【0024】そして、第3ステージ以降は、第2ステージと同様の動作が行われ、最終ステージである第Mステージでは、 $IEU1_1\sim 1_N$ から、第 $1\sim$ 第Nユーザ信号がそれぞれ出力される。

【0025】上記で説明した従来のマルチステージ干渉キャンセラでは、パスサーチ部 24_1 ~ 24_N は第1ステージにのみ配置され、各 $IEU1_1$ ~ 1_N は、パスサーチ部 24_1 ~ 24_N による一度のパスサーチにより生成されたパスタイミング信号28を用いて最終ステージまでの処理を行っている。しかし、あるユーザ信号の受信電界が弱い場合、そのユーザ信号は他のユーザ信号による干渉を受けることとなる。しかし、パスサーチ部 24_1 ~ 24_N では、他のユーザ信号からの干渉が除去されていない受信信号 r_{in} を用いてパスサーチを行なっているため、受信電界の弱いユーザ信号のパスタイミングを検出する場合に、正確なパスタイミングを検出することができず誤検出してしまう場合が発生する。そして、パスタイミングの誤検出によりCDMA受信装置の受信性能が劣化する。

[0026]

【発明が解決しようとする課題】上述した従来のマルチステージ干渉キャンセラでは、ユーザ信号の受信電界が弱い場合には、パスタイミングを誤検出して受信性能が劣化してしまうという問題点があった。

【0027】本発明の目的は、受信電界の弱いユーザ信号に対しても正確なパスタイミングを検出して受信性能を向上することができるマルチステージ干渉キャンセラを提供することである。

[0028]

【課題を解決するための手段】上記目的を達成するために、本発明のマルチステージ干渉キャンセラは、拡散変調された複数のユーザの信号が含まれている受信信号から前記各ユーザの信号を他のユーザの信号成分を除去して取り出すためのマルチステージ干渉キャンセラであって、1次パスタイミングに基づいて、前記受信信号から当該ユーザの信号成分と同じ信号であるシンボルレブリカ信号と前記シンボルレブリカ信号を再度拡散した信号であるチップレブリカリ信号とを生成している前記各ユーザ毎に設けられた複数の第1の干渉推定ユニットと、前記受信信号を一定時間遅延させてから出力している第1の遅延器と、前記第1の遅延器から出力された前記受信信号から前記各干渉推定ユニットからの各チップレブ

リカ信号の和を減算して残差信号として出力している第 1の減算器とを有する第1のステージと、前記受信信号 を拡散符号を用いてパスサーチすることにより得られた パスタイミングを前記1次パスタイミングとし、前記第 1のステージからの残差信号をパスサーチすることによ り得られたパスタイミングをそのパスの仮の2次パスタ イミングとし、前記1次パスタイミングのうち測定され たSIRが予め設定された闘値よりも低いパスが存在 し、かつそのパスの1次パスタイミングと2次パスタイ ミングの時間差が予め設定された闘値以下の場合に、前 記仮の2次パスタイミングをそのパスの2次パスタイミ ングとし、それ以外のパスについては前記1次パスタイ ミングを2次パスタイミングとして出力する、前記各ユ ーザ毎に設けられた複数のパスサーチ部と、前記2次パ スタイミングに基づいて、前段のステージからの残差信 号および前段のステージの前記第1の干渉推定ユニット において生成されたシンボルレプリカ信号とから、当該 ユーザの信号成分と同じ信号であるシンボルレプリカ信 号と該シンボルレプリカ信号を再度拡散した信号である チップレプリカリ信号とを生成している前記各ユーザ毎 に設けられた複数の第2の干渉推定ユニットと、前段ス テージからの残差信号を一定時間遅延させてから出力し ている第2の遅延器と、前記第2の遅延器から出力され た残差信号から前記各干渉推定ユニットからの各チップ レプリカ信号の和を減算して次段への新たな残差信号と して出力している第2の減算器とを有する複数の第2の ステージと、前記2次パスタイミングに基づいて、前段 のステージからの残差信号および前段のステージの前記 第2の干渉推定ユニットにおいて生成されたシンボルレ プリカ信号とから、当該ユーザの信号成分である当該ユ ーザの信号を生成している前記各ユーザ毎に設けられた 複数の第3の干渉推定ユニットを有する第3のステージ とから構成されている。

【0029】本発明は、第2ステージにおいて第1ステージからの残差信号を用いて再度パスサーチを行ない仮の2次パスタイミングを得て、精度が低いと予想されるパスについては1次パスタイミングを仮の2次パスタイミングに置き換え、第2ステージ以降の各干渉推定ユニットではその2次パスタイミングを用いて処理を行うようにしたものである。したがって、受信電界が弱く他のユーザからの干渉を受けているユーザの信号に対してもより精度の高いパスタイミングを得ることできるので、受信性能を向上することができる。

【0030】また、本発明のマルチステージ干渉キャンセラは、拡散変調された複数のユーザの信号が含まれている受信信号から前記各ユーザの信号を他のユーザの信号成分を除去して取り出すためのマルチステージ干渉キャンセラであって、1次パスタイミングに基づいて、前記受信信号から当該ユーザの信号成分と同じ信号であるシンボルレブリカ信号と前記シンボルレブリカ信号を再

度拡散した信号であるチップレプリカリ信号とを生成し ている前記各ユーザ毎に設けられた複数の第1の干渉推 定ユニットと、前記受信信号または入力された信号を一 定時間遅延させてから出力している直列に接続された複 数の第1の遅延器と、前記各第1の遅延器の後段に設け られていて、前段の第1の遅延器から出力された信号か ら前記各第1の干渉推定ユニットからの各チップレプリ カ信号をそれぞれ減算して次段の第1の遅延器に出力し ている複数の第1の減算器とを有する第1のステージ と、前記受信信号を拡散符号を用いてパスサーチするこ とにより得られたパスタイミングを前記1次パスタイミ ングとし、前記第1のステージからの残差信号をパスサ ーチすることにより得られたパスタイミングをそのパス の仮の2次パスタイミングとし、前記1次パスタイミン グのうち測定されたSIRが予め設定された闘値よりも 低いパスが存在し、かつそのパスの1次パスタイミング と2次パスタイミングの時間差が予め設定された闘値以 下の場合に、前記仮の2次パスタイミングをそのパスの 2次パスタイミングとし、それ以外のパスについては前 記1次パスタイミングを2次パスタイミングとして出力 する、前記各ユーザ毎に設けられた複数のパスサーチ部 と、前記2次パスタイミングに基づいて、前段のステー ジにおける最後の第1の減算器から出力された信号であ る残差信号および前段のステージの前記第1の干渉推定 ユニットにおいて生成されたシンボルレプリカ信号とか ら、当該ユーザの信号成分と同じ信号であるシンボルレ プリカ信号と該シンボルレプリカ信号を再度拡散した信 号であるチップレプリカリ信号とを生成している前記各 ユーザ毎に設けられた複数の第2の干渉推定ユニット と、前記第1のステージからの残差信号または入力され た信号を一定時間遅延させてから出力している直列に接 続された複数の第2の遅延器と、前記各第2の遅延器の 後段に設けられていて、前段の第2の遅延器から出力さ れた信号から前記各第2の干渉推定ユニットからの各チ ップレプリカ信号をそれぞれ減算して次段の第2の遅延 器に出力している複数の第2の減算器とを有する複数の 第2のステージと、前記2次パスタイミングに基づい て、前段のステージにおける最後の第1の減算器から出 力された信号である残差信号および前段のステージの前 記各第2の干渉推定ユニットにおいて生成されたシンボ ルレブリカ信号とから、当該ユーザの信号成分である当 該ユーザの信号を生成している前記各ユーザ毎に設けら れた複数の第3の干渉推定ユニットを有する第3のステ ージとから構成されている。

【0031】上記のマルチステージ干渉キャンセラは、 直列型のマルチステージ干渉キャンセラに対して本発明 を適用したものであり、並列型のマルチステージ干渉キャンセラと同様に受信性能を向上することができる。

【0032】また、本発明のマルチステージ干渉キャンセラは、前記各パスサーチ部が、前記受信信号を入力し

てそれぞれのユーザに応じた拡散符号を用いてパスサー チを行ない、得られたパスタイミングを1次パスタイミ ングとしている第1のパスタイミング検出部と、前記残 差信号を入力してそれぞれのユーザに応じた拡散符号を 用いてパスサーチを行ない、得られたパスタイミングを 前記仮の2次パスタイミングとして出力している第2の パスタイミング検出部と、前記受信信号における各パス 毎のSIRの測定を行なっているSIR測定部と、前記 第1のパスタイミング検出部において得られた前記1次 パスタイミングのうちから、前記SIR測定部により測 定されたSIRが予め設定されたSIR閾値より低いパ スを選択し、該パスのパスタイミングと前記仮の2次パ スタイミングとの時間差が修正時間差閾値以下のものを 検索し、もし存在すれば前記仮のパスタイミングを前記 2次パスタイミングとして出力し、それ以外のパスにつ いては、前記1次パスタイミングをそのまま前記2次パ スタイミングとして出力するパスタイミング選択部とか ら構成されている。

[0033]

【発明の実施の形態】次に、本発明の実施形態について 図面を参照して詳細に説明する。

【0034】(第1の実施形態)図1は本発明の第1の実施形態のマルチステージ干渉キャンセラの構成を示すブロック図である。図4~図7中と同一の符号が付された構成要素は同一の構成要素を示す。本実施形態のマルチステージ干渉キャンセラは、並列型のマルチステージ干渉キャンセラに対して本発明を適用したものである。

【0035】本実施形態のマルチステージ干渉キャンセラは、図4に示した従来のマルチステージ干渉キャンセラにおいて、パスサーチ部 24_1 ~ 24_N の代わりにパスサーチ部 4_1 ~ 4_N を備えたものである。

【0036】パスサーチ部 4_1 ~ 4_N は、1次パスタイミング信号8と2次パスタイミング信号9を出力していて、第1ステージにおけるI EU 1_1 ~ 1_N には、1次パスタイミング信号8がそれぞれ入力され、第2~第MステージにおけるI EU 1_1 ~ 1_N には、2次パスタイミング信号9がそれぞれ入力されている。

【0037】図2に本実施形態の特徴であるパスサーチ部41の構成を示す。パスサーチ部42~4Nは、パスサーチ部41と設定されている拡散符号が各ユーザに対応したものであることが異なる以外は同様なため、その構造および動作の説明は省略する。

【0038】パスサーチ部 4_1 は、パスタイミング検出部14、17と、SIR(Signal toInterference Ratio:信号対干渉波比)測定部15と、パスタイミング選択部16とから構成されている。

【0039】パスタイミング検出部14は、受信信号rinを入力してそれぞれのユーザに応じた拡散符号を用いてパスサーチを行ない、得られたパスタイミングを1次パスタイミング信号8として出力している。

【0040】パスタイミング検出部17は、残差信号7を入力してそれぞれのユーザに応じた拡散符号を用いてパスサーチを行ない、得られたパスタイミングを仮の2次パスタイミングとしてパスタイミング選択部16に出力している。パスタイミング検出部17が、残差信号7を用いてパスサーチを行なっている理由は下記のとおりである。

【0041】他のユーザ信号による干渉が大きく無い場 合には、パスタイミング検出部14による、受信信号ァ inを用いたパスタイミングの検出によって精度の高いパ スタイミングを得ることができる。しかし、他のユーザ 信号からの干渉が大きい場合には、残差信号7を用いた パスサーチによって得られたパスタイミングのほうが受 信信号rinを用いたパスサーチより得られたパスタイミ ングよりも精度が高い場合がある。このような場合が発 生するには2つの理由があり、1つめの理由は、残差信 号7においては、受信信号rinから他のユーザ信号が減 算されることにより、受信電界の弱いユーザ信号への他 のユーザ信号からの干渉が少なくなるからである。2つ めの理由は、第1ステージにおいて正確なパスタイミン グが得られなかったことにより第1ステージにおける I $EU1_1 \sim 1_N$ により生成された受信電界の弱いユーザの 信号の精度も低くなり、受信信号rinからそのユーザ信 号があまり減算されず、残差信号7の信号成分に残るか らである。

【0042】 SIR測定部15は、受信信号 r_{in} における各パス毎のSIRの測定を行なっている。SIR測定の方法は、例えばある一定区間(パイロットシンボル区間等)受信信号の総電力を積分し(S+I)とする。次に、各パスタイミングにて逆拡散した後の電力を同一区間積分しSを求め、(S+I)-SよりIを計算し、SとIの比を求めてSIRを計算する。

【0043】パスタイミング選択部16は、パスタイミング検出部14において得られた複数の1次パスタイミングのうちから、SIR測定部15により測定されたSIRがSIR関値 α より低いパスを選択し、そのパスの1次パスタイミングとパスタイミング検出部17において得られた仮の2次パスタイミングとの時間差が修正時間差関値 β 以下のパスを検索し、もしそのようなパスが存在すればその仮の2次パスタイミングをを2次パスタイミング信号9として出力する。SIRがSIR関値 α 以上のパスについては、パスタイミング検出部14において得られた1次パスタイミングをそのまま2次パスタイミング信号9として出力する。また、SIRがSIR

闘値 α より小さいパスが存在していても、そのパスの1次パスタイミングとパスタイミング検出部17において得られた2次パスタイミングとの時間差が修正時間差閾値 β 以下のパスが存在しない場合には、パスタイミング検出部14において得られた1次パスタイミングをそのまま2次パスタイミング信号9として出力する。

【0044】次に、本実施形態のマルチステージ干渉キャンセラの動作について図面を参照して詳細に説明する。

【0045】先ず、受信信号 r_{in} は、第1ステージにおいてそれぞれのユーザの $IEU1_1 \sim 1_N$ 、パスサーチ部 $4_1 \sim 4_N$ 、および遅延器 2_1 に入力される。各パスサーチ部 $4_1 \sim 4_N$ では、受信信号 r_{in} に対してそれぞれのユーザの拡散符号を用いてパスサーチを行い、1次パスサーチタイミング信号8として $IEU1_1 \sim 1_N$ にそれぞれ出力する。また、各パスサーチ部 $4_1 \sim 4_N$ では、SIR測定部15にて各パス毎のSIRの測定が行なわれる。【0046】第1ステージにおける各 $IEU1_1 \sim 1_N$ では、1次パスタイミング信号8により示される1次パス

は、1次パスタイミング信号 8 により示される 1次パスタイミング信号 8 により示される 1次パスタイミングに基づいて、受信信号 r_{in} からシンボルレプリカ信号 $5_{1}\sim5_{N}$ と、チップレプリカ信号 6 をそれぞれ出力する。

【0047】そして、滅算器 31により、遅延器 21により $1EU1_1 \sim 1_N$ の処理時間分だけ遅延された受信信号 r_{in} から、各 $1EU1_1 \sim 1_N$ から出力されるチップレプリカ信号 6 の和が減算され、残差信号 7 として第2 ステージに送られる。

【0048】第2ステージでは、まず残差信号7が再び パスサーチ部 41~4Nにそれぞれ入力され、残差信号7 を用いた各ユーザ毎のパスサーチが行なわれる。次にパ スタイミング選択部16では、パスタイミング検出部1 4により得られたパスタイミングの内、SIR測定部1 5により測定されたSIRがSIR閾値 α より低いパス を探す。さらに、該当するパスについて、パスタイミン グ検出部17により得られたパスタイミングとの時間差 が閾値β以下のものを検索し、もし存在すればパスタイ ミング検出部17により得られたパスタイミングをその パスの2次パスタイミングとする。それ以外のパス(S $IRがSIR閾値 \alpha$ より高いパス) については、1次パ スタイミングをそのまま2次パスタイミングとして使用 する。例えば、SIR闘値α=3 [dB]、修正時間差 闘値 $\beta=2$ [チップ時間] の時、以下のようなパスがサ ーチされたとする。ただし、パスタイミングの単位はス ロット先頭からのチップ数とする。

1次パスタイミングおよび受信信号rinにおける各パスのSIR

パスタイミング SIR

第1パス:10チップ 10dB 第2パス:25チップ 5dB 第3パス:35チップ 2.5dB

第2ステージに入力された残差信号7より計算したパスタイミング

第1パス:25チップ 第2パス:36チップ

2次パスタイミング

パスタイミング

第1パス:10チップ 第2パス:25チップ 第3パス:36チップ

第2ステージの $IEU_1 \sim IEU_N$ では、上記の様にして得られた2次パスタイミングを示す2次パスタイミング信号9と、残差信号7と、第1ステージからのシンボルレブリカ信号 $5_1 \sim 5_N$ を入力とし第1ステージと同様の動作を行う。

【0049】本実施形態では、第2ステージ以降における I E U 1_1 \sim 1_N は 2 次パスタイミング信号 9 を用いて 逆拡散等を行う。

【0050】本実施形態では、受信信号 r_{in} を用いてパスサーチして1次パスタイミングを得て、第1ステージでは各 $IEU1_1$ ~ 1_N は得られた1次パスタイミングを用いて逆拡散等を行う。そして、パスサーチ部 4_1 ~ 4_N では、第2ステージに入力された残差信号7を用いて再度パスサーチし、1次パスタイミングを求めたパスのSIRがSIR闘値 α 以下の場合で、1次パスタイミングと再度のパスサーチにより得られたパスタイミングの修正時間差闘値 β 以下のパスが存在する場合には、再度のパスサーチにより得られたタイミングを2次パスタイミングとするようにしたものである。

【0051】また、本実施形態において、SIR 閾値 α 、および修正時間差閾値 β を設けているのは、精度の良いパスを誤修正してかえってパスタイミングの精度が悪化させることがない様にするためである。つまり、1 次パスタイミングを得られたパスのSIR が高い場合には、その1 次パスタイミングが変更されることがないようにし、1 次パスタイミングからあまり大幅なタイミング変更がされることがないようにするものである。

(第2の実施形態)次に、本発明の第2の実施形態として、直列型マルチステージ干渉キャンセラの構成を図3に示す。

【0052】本実施形態の直列型マルチステージ干渉キャンセラは、M×N個 (Mステージ×Nユーザ) の I E U (Interference Estimation Unit) 1₁~1_Nと、(M

 \times N-1) 個の遅延器 (D) $2_1 \sim 2_N$ と、 (M \times N-1) 個の減算器 $3_1 \sim 3_N$ と、N個のパスサーチ部 $4_1 \sim 4_N$ によって構成されている。

【0053】本実施形態の直列型マルチステージ干渉キャンセラの動作について以下に説明する。

【0054】先ず、第1ステージでは滅算器 $3_1 \sim 3_N$ によって、受信信号 r_{in} から各 $IEU1_1 \sim 1_N$ において生成されたチップレプリカ信号6が順次滅算され、滅算器 3_N からは残差信号7が出力される。そして、パスサーチ部 $4_1 \sim 4_N$ は、この残差信号7を用いて再度パスサーチを行ない2次パスタイミング信号9を生成する。

【0055】本実施形態でも、上記の第1の実施形態と同様に、第2ステージ以降のIEU1₁~1_Nは、2次パスタイミング信号9に基づいて逆拡散等の動作を行なっている。このことにより、本実施形態のように直列型のマルチステージ干渉キャンセラに対して本発明を適用した場合でも、図1に示した並列型のマルチステージ干渉キャンセラと同様の効果を得ることができる。

[0056]

【発明の効果】以上説明したように、本発明は、第2ステージに入力された残差信号を用いて一度検出したパスタイミングの修正を行うことにより、受信電界の弱いユーザ信号に対しても正確なパスタイミングを検出して受信性能を向上することができるという効果を有する。

【図面の簡単な説明】

【図1】本発明の第1の実施形態のマルチステージ干渉 キャンセラの構成を示すブロック図である。

【図2】図1中のパスサーチ部4の構成を示すブロック図である。

【図3】本発明の第2の実施形態のマルチステージ干渉 キャンセラの構成を示すブロック図である。

【図4】従来の並列型マルチステージ干渉キャンセラの 構成を示すブロック図である。

【図5】図4中の $IEU1_1$ (第1ステージ) の構成および入力される信号を示すプロック図である。

【図6】図4中のIEU1 $_1$ (第2ステージ) の構成および入力される信号を示すプロック図である。

【図7】図4中のパスサーチ部24の構成を示すブロック図である。

【符号の説明】

1₁~1_N IEU (干渉推定ユニット)

21~2M-1、2N 遅延器(D)

31~3M-1、3N 減算器

41~4N パスサーチ部

51~5M-1 シンポルレプリカ信号

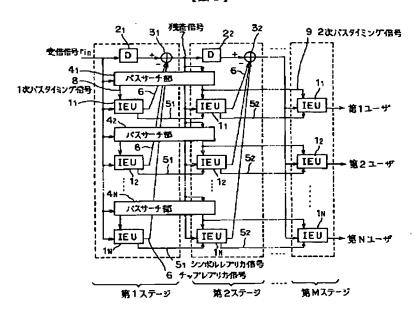
6 チップレプリカ信号

7 残差信号

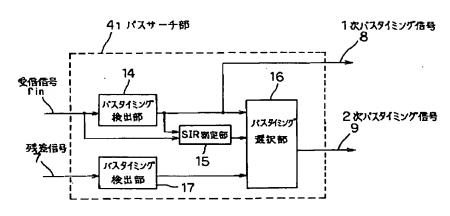
8 1次パスタイミング信号

9 2次パスタイミング信号	15 SIR測定部
101~108 逆拡散・伝送路推定部	16 パスタイミング選択部
11 レイク・ダイバーシティ合成部	17 パスタイミング検出部
12 シンボルレプリカ生成部	24 ₁ ~24 _N パスサーチ部
13 チップレプリカ生成部	28 パスタイミング信号
14 パスタイミング検出部	

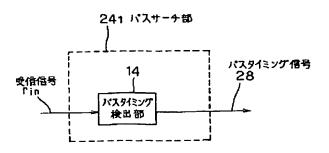
【図1】

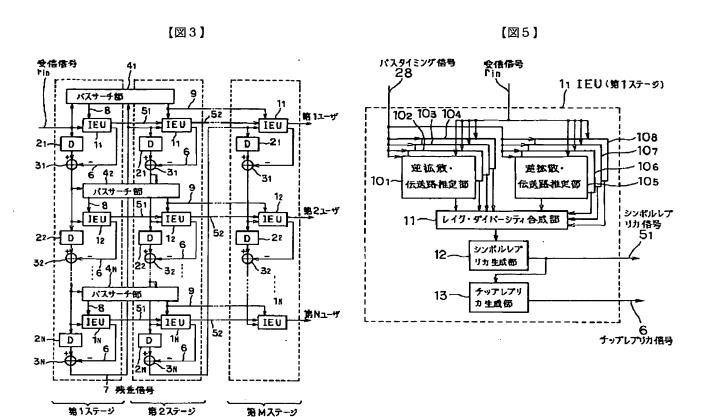


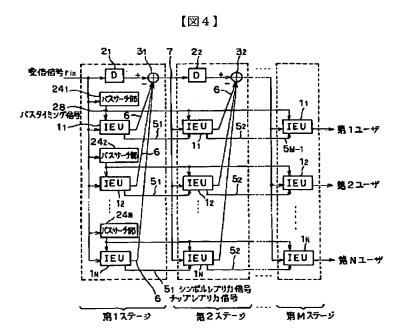
【図2】



【図7】







【図6】

